

#2

Docket No.: RPL-0026PATENT**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of :
Hun Gun PARK :
Filed: January 16, 2002 :
For: DRIVING METHOD OF PLASMA DISPLAY PANEL

J1011 U.S. PRO
10/046283
01/16/02

**TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Assistant Commissioner of Patents
Washington, D. C. 20231

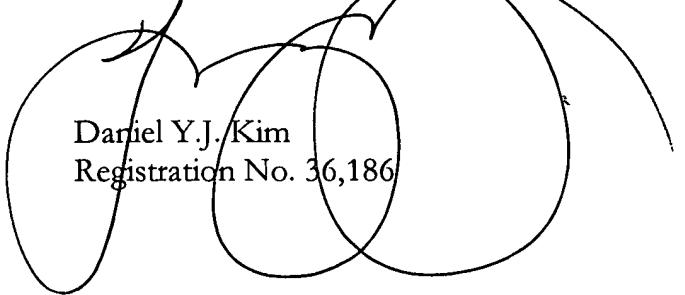
Sir:

At the time the above application was filed, priority was claimed based on the following application:

Korean Patent Application No. P01-03213 filed January 19, 2001

A copy of each priority application listed above is enclosed.

Respectfully submitted,
FLESHNER & KIM, LLP



Daniel Y.J. Kim
Registration No. 36,186

P. O. Box 221200
Chantilly, Virginia 20153-1200
703 502-9440

Date: January 16, 2002

DYK/cah

J1911 U.S. PTO
10/046283
01/16/02



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

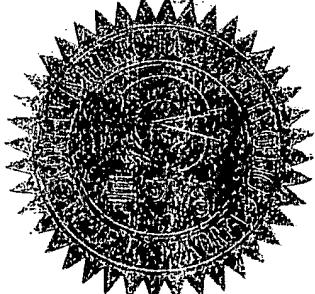
출 원 번 호 : 특허출원 2001년 제 3213 호
Application Number PATENT-2001-0003213

출 원 년 월 일 : 2001년 01월 19일
Date of Application JAN 19, 2001

출 원 인 : 웰지전자주식회사
Applicant(s) LG ELECTRONICS INC.

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001 년 09 월 14 일



특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2001.01.19
【발명의 명칭】	플라즈마 표시 패널의 구동방법
【발명의 영문명칭】	A Driving Method Of Plasma Display Panel
【출원인】	
【명칭】	엘지전자 주식회사
【출원인코드】	1-1998-000275-8
【대리인】	
【성명】	이수웅
【대리인코드】	9-1998-000315-8
【포괄위임등록번호】	1999-000989-8
【대리인】	
【성명】	황의창
【대리인코드】	9-1999-000447-5
【포괄위임등록번호】	1999-054940-9
【발명자】	
【성명의 국문표기】	박현건
【성명의 영문표기】	PARK,Hun Gun
【주민등록번호】	660421-1149817
【우편번호】	730-030
【주소】	경상북도 구미시 공단동 2번지 우석아파트 가동 406호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인 이수웅 (인) 대리인 황의창 (인)

1020010003213

출력 일자: 2001/9/17

【수수료】

【기본출원료】	19	면	29,000 원
【가산출원료】	0	면	0 원
【우선권주장료】	0	건	0 원
【심사청구료】	5	항	269,000 원
【합계】			298,000 원
【첨부서류】			1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 표시화면 외부에 쌓이는 잉여 하전입자를 스캔 방향의 정역 작용을 통해 제거하여 안정된 표시를 가능하게 하는 플라즈마 표시 패널의 구동방법에 관한 것이다.

본 발명은, 일정 간격을 두고 배치된 1쌍의 기판, 상기 한 기판에 형성된 복수의 어드레스 전극들, 및 다른 기판에 상기 어드레스 전극에 교차하도록 형성된 N개의 스캔전극들을 포함하는 플라즈마 표시 패널의 구동방법에 있어서, 입력되는 영상신호의 1 필드를 각각 휙도 웨이트를 갖는 복수의 서브필드로 분할하고; 상기 각각의 서브필드는 상기 N개의 스캔전극들에 순차적으로 스캔펄스를 인가함과 동시에 입력되는 영상데이터 신호 펄스를 복수 어드레스 전극들에 인가하여 표시하고자 할 셀을 지정하는 어드레스 기간과 상기 지정된 셀들에 해당 서브필드의 휙도 웨이트에 따라 유지방전펄스를 인가하는 유지방전기간을 포함하며; 상기 복수의 서브필드들은 N개의 스캔 전극들에 1, 2, …, N-1, N의 순서로 스캔펄스를 인가하는 어드레스 기간을 갖는 서브필드와 N, N-1, …, 2, 1의 순서로 스캔펄스를 인가하는 어드레스 기간을 갖는 서브필드를 포함한다.

따라서, 본 발명에 의하면, 표시화면 외부에 쌓이는 잉여 하전 입자에 의해 일어나는 이상방전 및 절연파괴를 방지할 수 있는 효과가 있다.

【대표도】

도 7

【명세서】**【발명의 명칭】**

플라즈마 표시 패널의 구동방법{A Driving Method Of Plasma Display Panel}

【도면의 간단한 설명】

도 1은 일반적인 교류형 면방전 PDP의 개략적 구성을 나타낸 도,

도 2는 PDP를 구동하기 위한 전극 배열을 나타낸 도,

도 3은 어드레스 서스테인 분리 구동방법의 서브필드 구조를 나타낸 도,

도 4는 어드레스 전극 2분할 구조의 플라즈마 표시 패널을 나타내는 도,

도 5는 종래의 플라즈마 표시 패널의 구동방법에서 스캔순서를 나타내는 도

도 6은 종래의 어드레스 전극 2분할 플라즈마 표시 패널의 구동방법에서 스

캔순서를 나타내는 도,

도 7은 본 발명에 따른 플라즈마 표시 패널의 구동방법에서 스캔순서를 나
타내는 도,

도 8은 본 발명에 따른 어드레스 전극 2분할 플라즈마 표시 패널의 구동방
법에서 스캔순서를 나타내는 도, 및

도 9는 본 발명에 따른 어드레스 전극 2분할 플라즈마 표시 패널의 구동방
법에서 다른 스캔순서를 나타내는 도이다.

<도면의 주요 부분에 대한 부호의 설명>

1: 전면 글라스 기판 2: 배면 글라스 기판
3: 어드레스 전극 4: 격벽
5: 형광체 6: 유전체층
7: X전극 8: Y전극

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<15> 본 발명은 플라즈마 표시 패널의 구동방법에 관한 것으로, 보다 상세하게는 표시화면 외부에 쌓이는 잉여 하전입자에 의한 이상방전 및 절연파괴를 방지하기 위한 플라즈마 표시 패널의 구동방법에 관한 것이다.

<16> 도 1은 일반적인 교류형 면방전 플라즈마 디스플레이 패널의 개략적인 구성을 나타낸 도로서, 전면 글라스 기판(1), 전면 글라스 기판 상에 형성된 어드레스 전극(3), 전면 글라스 기판에 대향하는 배면 글라스 기판(2), 배면 글라스 기판 상에 서로 평행하게 배치되는 X전극(7)과 Y전극(8), 상기 X전극(7) 및 Y전극(8)을 덮도록 형성된 유전체층(6), 유전체층(6) 상에 MgO 보호층, 및 상기 전면 글라스 기판(1)과 배면 글라스 기판 사이에 배치되어 방전공간을 구획하는 격벽(4)을 포함하여 구성된다.

<17> 도 2는 도 1의 플라즈마 디스플레이 패널의 구동 전극들의 배치를 나타낸 도로서, 서로 평행하게 배열된 복수의 어드레스 전극들(A1, A2, A3, …, Am-1,

Am), 상기 어드레스 전극들에 대략 수직으로 교차하도록 배열된 복수의 X전극과 Y전극들(Y1, Y2, Y3, …, Yn-1, Yn)로 구성된다. 복수의 X전극들과 Y전극들 및 어드레스 전극들의 교차지점에 방전셀이 형성되며, Y전극은 스캔전극이고 X전극들은 공통으로 접속된 공통전극이다.

<18> 도 3은 도 1 및 도 2의 플라즈마 디스플레이 패널의 구동을 위한 어드레스-서스테인 분리 구동방법을 나타내는 것으로서, 영상신호 1 필드를 8개의 서브필드로 분리하고, 각 서브필드는 전면기입 기간, 어드레스 기간 및 서스테인 기간으로 구성된다. 전면기입 기간은 도 2의 모든 방전셀을 방전시켜 방전셀들의 초기화하며, 어드레스 기간은 입력되는 영상신호에 따라 표시를 원하는 방전셀들 지정하며, 서스테인 기간은 어드레스 기간에서 지정된 방전 셀들에 유지방전하는 기간으이다. 각 서브필드의 서스테인 기간은 표시기간으로서의 웨이트 값이 할당되어 있어, 이들 서브필드들을 조합하여 다계조를 표현하게 된다.

<19> 일반적으로, 도 2의 플라즈마 표시 패널의 스캔라인(Y1, Y2, Y3, …, Yn-1, Yn)은 VGA의 경우 480 라인으로 구성되며, 어드레스 동작은 각 라인에 대한 선순차 방식으로 스캐닝을 함과 동시에 어드레스 전극들을 통해 데이터 신호를 인가함으로써 이루어진다. 도 3에 나타낸 바와 같이 1영상필드를 8개의 서브필드로 구분하고, 각 서브필드마다 모든 스캔라인들에 대한 어드레스 기간을 가지는 어드레스 서스테인 분리 구동방식(ADS)에서, 1 스캔라인에 대한 스캔 기간은 2.5 μ s 정도로서, 1영상필드를 모두 스캔하는 기간은 $2.5(\mu\text{s}) \times 480(\text{라인}) \times 8(\text{서브필드 수})=9.6\text{ms}$ 정도 소요된다. 1영상필드를 약 16.7ms라 할 때, 스캔에 소요되는 기간이 9.6ms이므로, 나머지 거의 모든 시간, 즉 7.1ms를 계조표시에 사용하

게 된다. 그러나, 의사운과을 없애기 위해 또는 계조의 표현 수를 늘리기 위해 서브필드의 수를 10개로 늘릴 경우 스캔 시간은 $2.5(\mu\text{s}) \times 480(\text{라인}) \times 10(\text{서브필드 수}) = 12\text{ms}$ 로서 계조표시에 사용되는 시간은 단지 4.7ms 정도 밖에 남지 않아 매우 높은 주파수로 표시를 해야하는 부담이 발생한다. 더욱이, HD TV에 사용하기 위해서 480라인보다 많은 760라인 이상의 스캔라인을 사용할 경우 스캔시간이 $2.5(\mu\text{s}) \times 760(\text{라인}) \times 8(\text{서브필드 수}) = 15.2\text{ms}$ 로서 1 영상시간의 대부분을 스캔시간에 소비하는 문제점을 갖고 있다.

<20> 이러한 문제를 해결하기 위한 방법으로 도 4에 개시한 바와 같이, 어드레스 전극을 2분할하여 상하 분리 구동하는 방법이 사용되고 있다. 이 방법은 보다 많은 구동 IC를 사용하는 단점에도 불구하고, 스캔시간을 $1/2$ 로 줄이므로써 보다 많은 서브필드 수를 적용할 수 있고, 760 라인 이상의 HD TV에 사용할 수 있는 장점이 있다.

<21> 도 5는 종래의 플라즈마 표시 패널의 구동방법에서 스캔순서를 나타내는 도로서, 각 서브필드마다 1, 2, …, 480라인의 스캔전극(Y전극)의 순서로 스캔 펄스를 순차 인가하고 동시에 어드레스 전극에 입력 영상 데이터 펄스를 인가하는 스캐닝 동작을 행한다. 이때, 계속적으로 스캐닝 동작을 반복 수행하면 마지막 라인인 480라인의 스캔 전극과 인접하는 표시화면 외곽에 잉여 하전입자가 축적 또는 소실되어 전위가 상승 또는 하강하고, 이로 인하여 480 라인의 스캔전극 부근 셀들의 이상방전이 발생하여 화질을 저하시키거나 절연파괴를 일으켜 신뢰성에 큰 문제가 발생한다.

<22> 마찬가지로, 도 6은 종래의 어드레스 전극 2분할 플라즈마 표시 패널의 구동방법에서 스캔순서를 나타내는 도로서, 예를 들면 1~240라인 순서와 241~480라인 순서로 어드레싱 할 때, 상부 어드레스 전극과 하부 어드레스 전극의 경계부인 중앙부 및 480라인 표시면 외곽에 전하가 비정상적으로 축적되어 전위가 상승하고, 이로 인하여 중앙부 및 480라인 부근의 셀들에 이상방전이 발생하여 화질을 저하시키거나 절연파괴를 일으켜 신뢰성에 큰 문제가 발생한다.

【발명이 이루고자 하는 기술적 과제】

<23> 본 발명의 목적은 상술한 문제를 해결하기 위한 것으로, 표시화면 외부에 축적 또는 소실되는 하전입자에 의해 발생하는 이상 방전 또는 절연파괴를 방지하기 위한 플라즈마 표시 패널의 구동방법을 제공하는 데에 있다.

<24> 본 발명의 다른 목적은 어드레스 전극 분할 구동방식의 플라즈마 표시 패널의 분할 중앙부에서 발생하는 이상 방전 또는 절연파괴를 방지하는 데에 있다.

【발명의 구성 및 작용】

<25> 상기 목적을 달성하기 위한 본 발명의 제1의 기술적 해결수단은, 일정 간격을 두고 배치된 1쌍의 기판, 상기 한 기판에 형성된 복수의 어드레스 전극들, 및 다른 기판에 상기 어드레스 전극에 교차하도록 형성된 N개의 스캔전극들을 포함하는 플라즈마 표시 패널의 구동방법에 있어서, 입력되는 영상신호의 1 필드를 각각 휘도 웨이트를 갖는 복수의 서브필드로 분할하고; 상기 각각의 서브필드는

상기 N개의 스캔전극들에 순차적으로 스캔펄스를 인가함과 동시에 입력되는 영상 데이터 신호 펄스를 복수 어드레스 전극들에 인가하여 표시하고자 할 셀을 지정하는 어드레스 기간과 상기 지정된 셀들에 해당 서브필드의 휘도 웨이트에 따라 유지방전펄스를 인가하는 유지방전기간을 포함하며; 상기 복수의 서브필드들은 N개의 스캔 전극들에 1, 2, …, N-1, N의 순서로 스캔펄스를 인가하는 어드레스 기간을 갖는 서브필드와 N, N-1, …, 2, 1의 순서로 스캔펄스를 인가하는 어드레스 기간을 갖는 서브필드를 포함하는 것을 특징으로 한다.

<26> 또한, 제1의 해결수단에서, 상기 N개의 스캔 전극들에 1, 2, …, N-1, N의 순서로 스캔펄스를 인가하는 어드레스 기간을 포함한 서브필드는 홀수 번째 서브필드이고, N, N-1, …, 2, 1의 순서로 스캔펄스를 인가하는 어드레스 기간을 포함하는 서브필드는 짝수 번째 서브필드인 것이 바람직하다.

<27> 본 발명의 제2의 기술적 해결수단은, 일정 간격을 두고 배치된 1쌍의 기판, 상기 한 기판에 상하 2분할하여 형성된 복수의 어드레스 전극들, 및 다른 기판에 상기 어드레스 전극에 교차하도록 형성된 N개의 스캔전극들을 포함하는 플라즈마 표시 패널의 어드레스 전극 2분할 구동방법에 있어서, 입력되는 영상신호의 1 필드를 각각 휘도 웨이트를 갖는 복수의 서브필드로 분할하고; 상기 각각의 서브필드는 상부 또는 하부의 어드레스 전극들과 교차하는 N/2개의 스캔전극들에 순차적으로 스캔펄스를 인가함과 동시에 입력되는 영상데이터 신호 펄스를 상부 또는 하부의 복수 어드레스 전극들에 인가하여 표시하고자 할 셀을 지정하는 어드레스 기간과 상기 지정된 셀들에 해당 서브필드의 휘도 웨이트에 따라 유지방전펄스를 인가하는

유지방전기간을 포함하며; 상기 복수의 서브필드들은 N/2개의 스캔 전극들에 1, 2, …, N/2의 순서 또는 N/2+1, …N의 순서로 스캔펄스를 인가하는 어드레스 기간을 갖는 서브필드와 N, N-1, …, N/2+1의 순서 또는 N/2, …, 2, 1 순서로 스캔펄스를 인가하는 어드레스 기간을 갖는 서브필드를 포함하는 것을 특징으로 한다.

<28> 또한, 상기 제2의 해결수단에서, 상기 N/2개의 스캔 전극들에 1, 2, …, N/2 또는 순서 또는 N/2+1, …, N의 순서로 스캔펄스를 인가하는 어드레스 기간을 갖는 서브필드는 홀수 번째 서브필드이고, N/2, …, 2, 1 또는 N, N-1, …, N/2+1의 순서로 스캔펄스를 인가하는 어드레스 기간을 갖는 서브필드는 짝수 번째 서브필드인 것이 바람직하다.

<29> 또한, 상기 각 서브필드에서 상부 어드레스 전극과 교차하는 스캔전극에 스캔펄스를 인가하는 순서를 1, 2, …, N/2 스캔전극으로 하고, 하부 어드레스 전극과 교차하는 스캔전극에 스캔펄스를 인가하는 순서를 N, N-1, …, N/2+1 스캔전극으로 하는 것이 바람직하다.

<30> 이하, 상기 구성에 따른 본 발명의 실시예에 대하여 첨부된 도면을 참조하여 설명하기로 한다.

<31> 도 5는 본 발명의 플라즈마 표시패널의 어드레스 서스테인 분리 구동방법을 나타내는 것으로, 약 16.67ms의 영상신호 1필드를 예를 들면 8개의 서브필드로 분할하고, 각 서브필드는 전면 기입 기간, 어드레스 기간 및 유지방전 기간으로 구성된다.

<32> 전면기입기간은 유지방전 전압 보다 높은 약 350V 정도의 전압을 인가하여 모든 셀들의 방전조건을 균일화하는 기간이다.

<33> 어드레스 기간은 복수의 스캔전극들(도 2의 Y전극)에 스캔펄스를 순차적으로 인가함과 동시에 입력 영상 데이터 신호를 어드레스 전극에 인가하여 표시할 방전 셀을 지정하는 기간이다. 표시할 셀을 지정하는 것은 스캔 전극에 스캔펄스를 인가하고 어드레스 전극의 데이터 펄스를 인가하여 어드레스 방전이 발생하고, 이에 따라 공간 하전입자가 발생하고 도 1에 개시된 스캔전극을 덮고 있는 유전체층(MgO층) 상에 벽전하가 축적된다. 이후 유지방전 기간에 유지펄스를 스캔전극과 공통 유지전극에 교번으로 인가하면, 앞에서 축적된 벽전하와 더해져 유지방전을 일으킨다. 반면에, 벽전하가 축적되지 않은 셀(데이터가 입력되지 않아 지정되지 않은 셀)은 유지방전 펄스만으로는 유지방전을 일으키지 않는다. 이러한 기능이 표시할 셀의 기억기능으로, 표시할 셀의 지정기능이다.

<34> 도 5에서, 본 발명의 구동방법은 첫 번째, 세 번째, 다섯 번째, 일곱 번째 서브필드는 스캔전극 라인 1, 2, …, 480 순서로 스캔펄스를 인가하고, 두 번째, 네 번째, 여섯 번째, 여덟 번째 서브필드는 스캔전극 라인 480, 479, …, 2, 1 순서로 스캔펄스를 인가한다. 이와 같이, 홀수 번째 서브필드에서 480 스캔전극 라인 외곽에 잉여 하전입자의 극성과 짝수 번째는 서브필드에서 480 스캔전극 라인 어드레스 방전에서 발생된 하전입자의 극성이 반대로 되어 최종적으로 쌓이는 잉여 하전입자를 감소 또는 제거시킬 수 있다. 결국, 이렇게 잉여 하전입자를 감소 또는 제거함으로써, 480 스캔전극 라인 부근의 방전 셀에서 이상방전 또는 절연파괴를 방지할 수 있다.

<35> 도 6은 플라즈마 표시 패널의 어드레스 전극 2분할 구동방법을 나타내는 것으로, 첫 번째, 세 번째, 다섯 번째, 일곱 번째 서브필드는 상부 어드레스 전극과 교차하는 1~240라인의 스캔전극 또는 하부 어드레스 전극에 교차하는 241~480라인의 스캔전극에 순차적으로 스캔펄스를 인가하고, 두 번째, 네 번째, 여섯 번째, 여덟 번째 상부 어드레스 전극과 교차하는 240~1라인의 스캔전극 또는 하부 어드레스 전극에 교차하는 480~241라인의 스캔전극에 순차적으로 스캔펄스를 인가한다. 이와 같이, 홀수 번째 서브필드에서 중앙부에 잉여 하전입자의 극성과 짹수 번째는 서브필드에서 중앙부 어드레스 방전에서 발생된 하전입자의 극성이 반대로 되어 최종적으로 쌓이는 잉여 하전입자를 감소 또는 제거시킬 수 있다. 결국, 이렇게 잉여 하전입자를 감소 또는 제거함으로써, 중앙부 부근의 방전 셀, 즉 240 스캔라인 또는 241 스캔라인 부근의 방전 셀에서 이상방전 또는 절연파괴를 방지할 수 있다.

<36> 상술한 플라즈마 표시 패널의 어드레스 전극 2분할 구동방법은 홀수 또는 짹수 번째 서브필드에서 상부 어드레스 전극에 교차하는 스캔전극의 스캔펄스 인가 순서를 1, 2, …, 240라인으로 하고 하부 어드레스 전극에 교차하는 스캔전극의 스캔펄스 인가 순서를 241, 242, …, 480라인으로 하는 것도 동일한 효과를 얻을 수 있다.

【발명의 효과】

<37> 따라서, 본 발명에 의하면, 표시화면 외부에 축적 또는 소실되는 하전입자에 의해 발생하는 이상 방전 또는 절연파괴를 방지할 수 있다.

<38> 또한, 어드레스 전극 분할 구동방식의 플라즈마 표시 패널의 분할 중앙부에서 발생하는 이상 방전 또는 절연파괴를 방지할 수 있다.

<39> 이상에서 본 발명은 기재된 실시예로서 상세히 설명되었지만 본 발명의 기술사상 범위 내에서 다양한 변형 및 수정이 가능함은 당업자에게 있어서 명백한 것이며, 이러한 변형 및 수정이 첨부된 특허청구범위에 속함은 당연한 것이다.

【특허청구범위】**【청구항 1】**

일정 간격을 두고 배치된 1쌍의 기판, 상기 한 기판에 형성된 복수의 어드레스 전극들, 및 다른 기판에 상기 어드레스 전극에 교차하도록 형성된 N개의 스캔전극들을 포함하는 플라즈마 표시 패널의 구동방법에 있어서,
입력되는 영상신호의 1 필드를 각각 휘도 웨이트를 갖는 복수의 서브필드로 분할하고;

상기 각각의 서브필드는 상기 N개의 스캔전극들에 순차적으로 스캔펄스를 인가함과 동시에 입력되는 영상데이터 신호 펄스를 복수 어드레스 전극들에 인가하여 표시하고자 할 셀을 지정하는 어드레스 기간과 상기 지정된 셀들에 해당 서브필드의 휘도 웨이트에 따라 유지방전펄스를 인가하는 유지방전기간을 포함하며;
상기 복수의 서브필드들은 N개의 스캔 전극들에 1, 2, …, N-1, N의 순서로 스캔펄스를 인가하는 어드레스 기간을 갖는 서브필드와 N, N-1, …, 2, 1의 순서로 스캔펄스를 인가하는 어드레스 기간을 갖는 서브필드를 포함하는 것을 특징으로 하는 플라즈마 표시 패널의 구동방법.

【청구항 2】

제 1항에 있어서,
상기 N개의 스캔 전극들에 1, 2, …, N-1, N의 순서로 스캔펄스를 인가하는 어드레스 기간을 포함한 서브필드는 홀수 번째 서브필드이고, N, N-1, …, 2, 1의

순서로 스캔펄스를 인가하는 어드레스 기간을 포함하는 서브필드는 짹수 번째 서브필드인 것을 특징으로 하는 플라즈마 표시 패널의 구동방법.

【청구항 3】

일정 간격을 두고 배치된 1쌍의 기판, 상기 한 기판에 상하 2분할하여 형성된 복수의 어드레스 전극들, 및 다른 기판에 상기 어드레스 전극에 교차하도록 형성된 N개의 스캔전극들을 포함하는 플라즈마 표시 패널의 어드레스 전극 2분할 구동방법에 있어서,

입력되는 영상신호의 1 필드를 각각 휘도 웨이트를 갖는 복수의 서브필드로 분할하고;

상기 각각의 서브필드는 상부 또는 하부의 어드레스 전극들과 교차하는 N/2개의 스캔전극들에 순차적으로 스캔펄스를 인가함과 동시에 입력되는 영상데이터 신호 펄스를 상부 또는 하부의 복수 어드레스 전극들에 인가하여 표시하고자 할 셀을 지정하는 어드레스 기간과 상기 지정된 셀들에 해당 서브필드의 휘도 웨이트에 따라 유지방전펄스를 인가하는 유지방전기간을 포함하며;

상기 복수의 서브필드들은 N/2개의 스캔 전극들에 1, 2, …, N/2의 순서 또는 N/2+1, …N의 순서로 스캔펄스를 인가하는 어드레스 기간을 갖는 서브필드와 N, N-1, …, N/2+1의 순서 또는 N/2, …, 2, 1 순서로 스캔펄스를 인가하는 어드레

스 기간을 갖는 서브필드를 포함하는 것을 특징으로 하는 플라즈마 표시 패널의 어드레스 전극 2분할 구동방법.

【청구항 4】

제 3항에 있어서,

상기 $N/2$ 개의 스캔 전극들에 1, 2, …, $N/2$ 의 순서 또는 $N/2+1$, …, N 의 순서로 스캔펄스를 인가하는 어드레스 기간을 갖는 서브필드는 홀수 번째 서브필드이고, $N/2$, …, 2, 1 또는 N , $N-1$, …, $N/2+1$ 의 순서로 스캔펄스를 인가하는 어드레스 기간을 갖는 서브필드는 짝수 번째 서브필드인 것을 특징으로 하는 플라즈마 표시 패널의 어드레스 전극 2분할 구동방법.

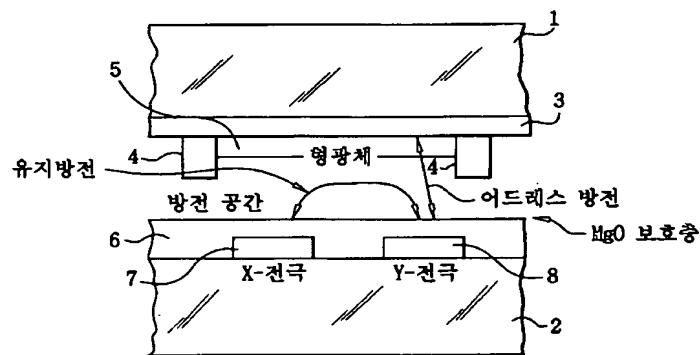
【청구항 5】

제 3항에 있어서,

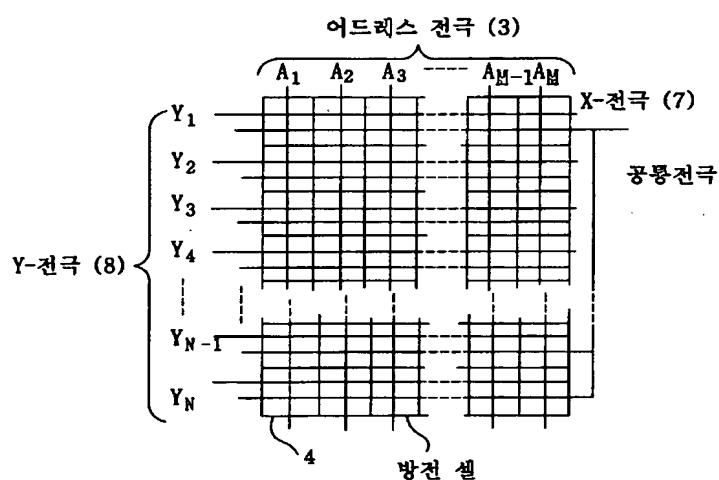
상기 각 서브필드에서 상부 어드레스 전극과 교차하는 스캔전극에 스캔펄스를 인가하는 순서를 1, 2, …, $N/2$ 스캔전극으로 하고, 하부 어드레스 전극과 교차하는 스캔전극에 스캔펄스를 인가하는 순서를 N , $N-1$, …, $N/2+1$ 스캔전극으로 하는 것을 특징으로 하는 플라즈마 표시 패널의 어드레스 전극 2분할 구동방법.

【도면】

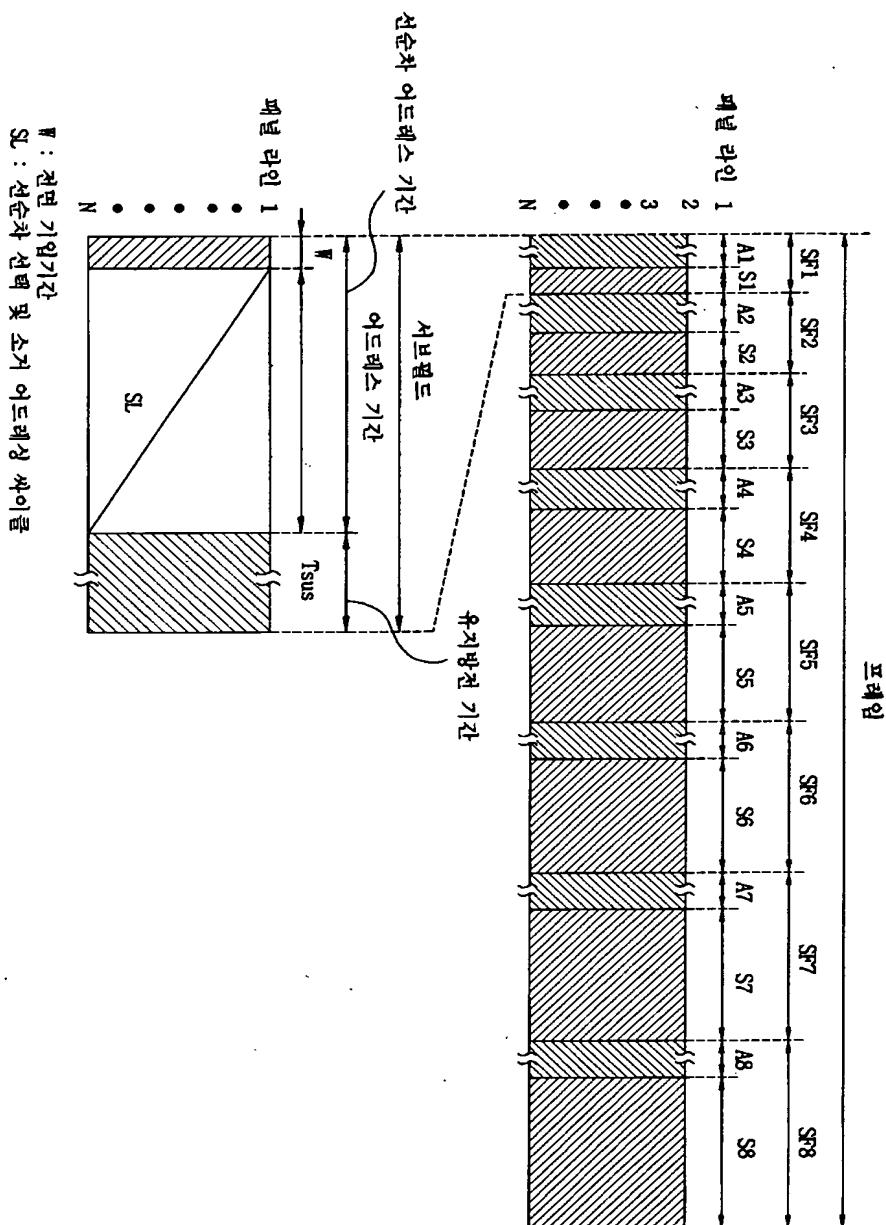
【도 1】



【도 2】



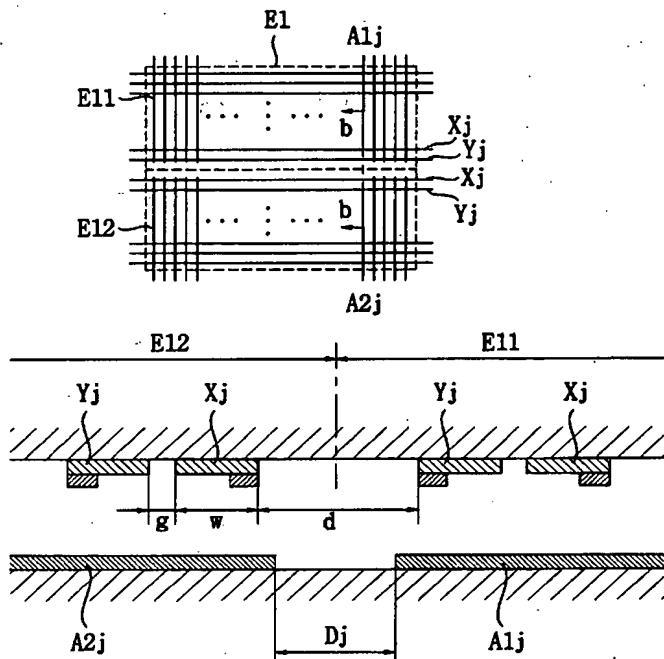
【도 3】



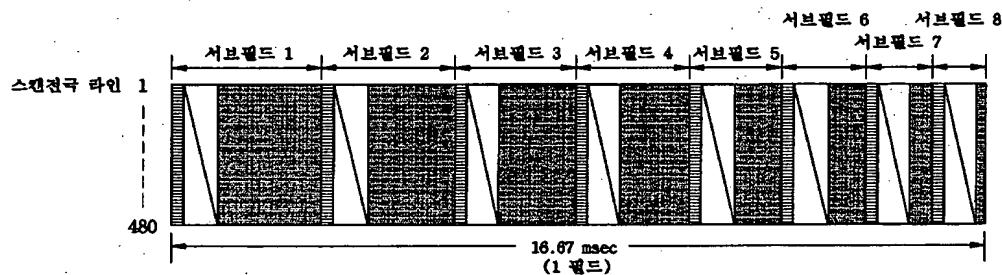
1020010003213

출력 일자: 2001/9/17

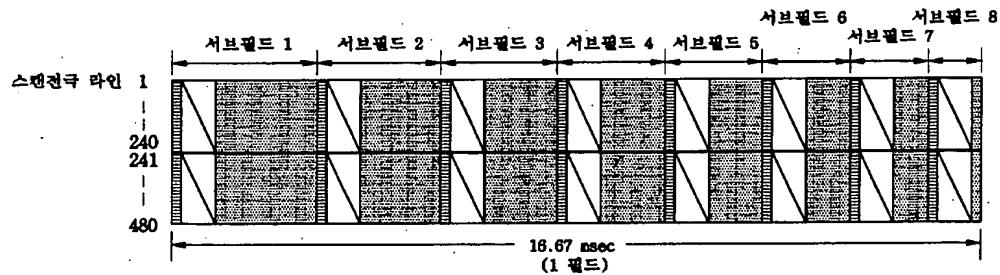
【도 4】



【도 5】



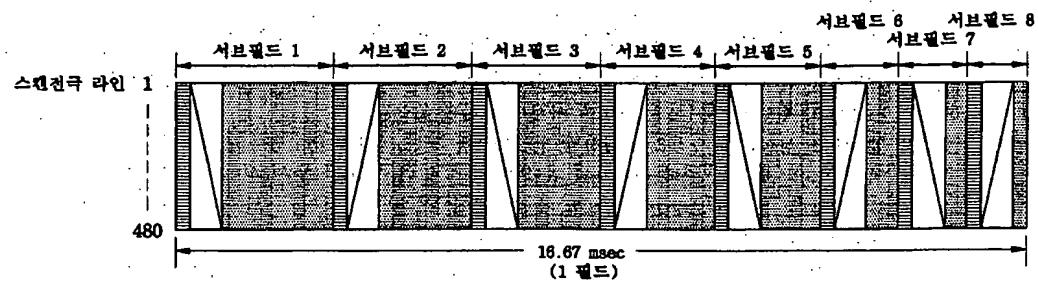
【도 6】



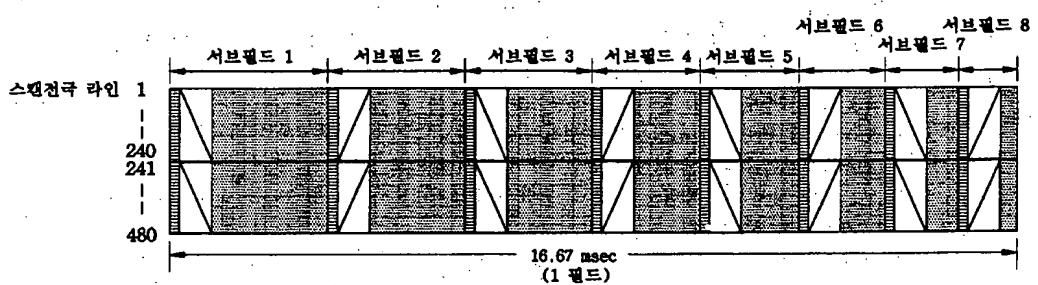
1020010003213

출력 일자: 2001/9/17

【도 7】



【도 8】



【도 9】

